

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-082700
 (43)Date of publication of application : 12.05.1984

(51)Int.Cl. G11C 29/00
 G06F 1/00

(21)Application number : 57-191904 (71)Applicant : TOSHIBA CORP
 (22)Date of filing : 02.11.1982 (72)Inventor : KOBAYASHI TAKASHI

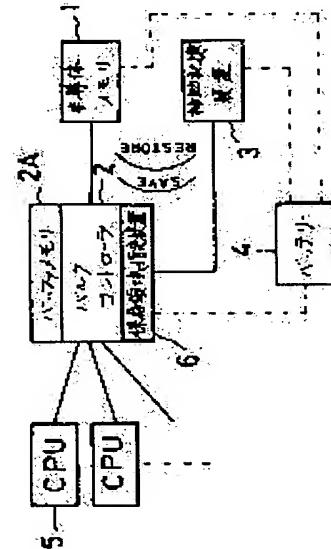
(54) BACKUP DEVICE OF SEMICONDUCTOR EXTERNAL STORAGE DEVICE

(57)Abstract:

PURPOSE: To shunt and save plural data of different time points of a semiconductor external storage device, in one auxiliary storage device, by designating a head address of a storage area of the auxiliary storage device by a saved-area designating device, and saving a data in a designated area.

CONSTITUTION: In accordance with a command of a central processing unit CPU5, a bulk controller 2 controls a data transfer between a semiconductor memory 1 and a main memory. In accordance with an automatic saving instruction from the CPU5, or a manual saving instruction provided on a bulk controller 2, a stored data of the semiconductor memory 1 is stored and saved in an auxiliary storage device 3 through the bulk controller 2. In this case, the bulk controller 2 monitors a state of this saved-area designating device 6, and stores and saves the stored data of the semiconductor memory 1 in the corresponding area of the auxiliary storage device 3 basing on its designation.

In the event of an electric power source loss such as service interruption, cut-off of an electric power source, etc., this electric power source loss is detected by the bulk controller 2, a battery 4 is turned on, and basing on the designated head address of the device 6, the stored data of the semiconductor memory 1 is stored and saved in the corresponding area of the auxiliary storage device 3.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑯ 日本国特許庁 (JP)
⑯ 公開特許公報 (A)

① 特許出願公開
昭59—82700

⑩ Int. Cl.³
G 11 C 29/00
G 06 F 1/00

識別記号
102

厅内整理番号
7922-5B
D 6913-5B

④ 公開 昭和59年(1984)5月12日
発明の数 1
審査請求 未請求

(全 5 頁)

⑤ 半導体外部記憶装置のバックアップ装置

青梅市末広町2丁目9番地東京
芝浦電気株式会社青梅工場内

⑥ 特願 昭57-191904
⑦ 出願 昭57(1982)11月2日
⑧ 発明者 小林孝

⑨ 出願人 東京芝浦電気株式会社
川崎市幸区堀川町72番地
⑩ 代理人 弁理士 則近憲佑 外1名

明細書

1. 発明の名称

半導体外部記憶装置のバックアップ装置

2. 特許請求の範囲

(1) 主メモリを含む中央処理装置の指令に基づき、半導体外部記憶装置と主メモリとの間のデータ転送を制御するパルクコントローラにより、電源喪失時にバッテリー等から電源を供給して半導体外部記憶装置の記憶データを不揮発性の補助記憶装置に保存し、電源復帰時に保存したデータを半導体外部記憶装置に復元する半導体外部記憶装置のバックアップ装置において、パルクコントローラは前記保存領域指定装置が指定する補助記憶装置が有する記憶エリアの先頭番地に基づいて、該当の記憶エリアに半導体外部記憶装置の記憶データを転送保存し、また、補助記憶装置の保存データを半導体外部記憶装置に復元させる際に、パルクコントローラは前記保存領域指定装置が指定する先頭番地の記憶エリアに格納されている保存データを半導体外部記憶装置に転送復元することを特

徴とする半導体外部記憶装置のバックアップ装置。
(2) 中央処理装置が保存、復元命令をパルクコントローラに与えて、半導体外部記憶装置と補助記憶装置間でのデータの保存、復元を自動的に行ない、パルクコントローラに備えられている手動スイッチを操作して、半導体外部記憶装置と補助記憶装置間でのデータの保存、復元を手動で行なうことを特徴とする特許請求の範囲第1項記載の半導体外部記憶装置のバックアップ装置。

3. 発明の詳細な説明

〔発明の技術分野〕

本発明は計算機システムに設けられる半導体外部記憶装置に係り、特に、停電時等に半導体外部記憶装置の記憶内容を保存するためのバックアップ装置に関する。

〔発明の技術的背景〕

計算機システムに設けられる外部記憶装置として半導体メモリ素子等から成る揮発性の半導体外部記憶装置を用いた場合には、電気によって記憶する不揮発性の外部記憶装置を用いた場合とは異

なり、計算機システムに供給される電源が遮断されると、半導体メモリに格納された内容(データ)が揮発してしまい計算機システムの内容に支障をきたす欠点があった。そこで、従来ではこの半導体外部記憶装置にバックアップ装置(補助記憶装置を含む)を組合せて、電源遮断時等の事故時に半導体外部記憶装置に記憶されたデータをバックアップ装置に退避させて記憶内容の消失を防止していた。

第1図は従来この種の半導体外部記憶装置のバックアップ装置の一例を示す構成図である。半導体メモリ1はバッファメモリ2Aを有するパルクコントローラ2を介して不揮発性の補助記憶装置(磁気ディスク等)3に接続されている。前記半導体メモリ1及び補助記憶装置3は電源喪失時パッテリ4を電源とし、このパッテリ4はパルクコントローラ2によってオン・オフ制御されている。また、パルクコントローラ2は複数のCPU(主メモリを含む中央処理装置)5に接続されている。

バックアップ装置はパルクコントローラ2と不

メモリ1の記憶データを多重的に処理することができなかった。

(説明の目的)

本発明の目的は、上記の欠点に鑑み、半導体外部記憶装置に記憶されている複数の異なる特點のデータを1個の補助記憶装置に退避させて保存することができる半導体外部記憶装置のバックアップ装置を提供することにある。

(説明の概要)

本発明は、主メモリを含むCPUの指令に基づき、半導体外部記憶装置と主メモリとの間のデータ転送を制御するパルクコントローラにより、半導体外部記憶装置の記憶データを不揮発性の補助記憶装置に保存する半導体外部記憶装置のバックアップ装置において、パルクコントローラに保存領域指定装置を付設し、半導体外部記憶装置の記憶データをパルクコントローラを介して補助記憶装置に保存される際に、補助記憶装置の記憶エリアの先頭番地を保存領域指定装置により指定し、指定されたエリアにデータを保存するして、半導

体外部記憶装置の補助記憶装置3及びパッテリ4とから構成され、CPU5、半導体メモリ1等の計算機システムの図示されない電源が供給した場合、パルクコントローラ2は半導体メモリ1内のデータを補助記憶装置3に退避(保存)させる。この際半導体メモリ1、補助記憶装置3はパッテリ4を電源として動作する。計算機システムへの電源が復帰した時は、パルクコントローラ2はこれを検出して補助記憶装置3に保存(SAVE)した記憶内容を半導体メモリ1に復元(RESTORE)する。

(背景技術の問題点)

上記のような従来のバックアップ装置では、半導体メモリ1の記憶データを補助記憶装置3に退避させて保存する際に、図2に示す如く半導体メモリ1に記憶されているデータを常に補助記憶装置3の特定の先頭番地の特定のエリアに保存するため、補助記憶装置3のデータ保存エリアを指定することができなく、異なった時点の半導体メモリ1に記憶されている複数のデータを同一の補助記憶装置3に保存できない欠点があり、半導体

体外部記憶装置の異なる時間の複数の記憶データを同一の補助記憶装置の各エリアに保存することにより、上記目的を達成する。

(説明の実施例)

以下本発明の一実施例を従来例と同部品は同符号を用いて図面に従って説明する。第3図は本発明の半導体外部記憶装置のバックアップ装置の一実施例を示す構成図である。半導体メモリ1はバッファメモリ2Aを有するパルクコントローラ2及び保存領域指定装置6を介して例えば、磁気ディスク、磁気ドラム、磁気テープ等の不揮発性補助記憶装置3に接続されている。前記半導体メモリ1及び補助記憶装置3は計算機システムの電源喪失時パッテリ4を電源とし、このパッテリ4はパルクコントローラ2によってオン・オフ制御されている。また、パルクコントローラ2は複数のCPU(主メモリを含む中央処理装置)5に接続されている。このように本実施例のバックアップ装置は従来例のそれと略同様の構成を有しているが、その異なる所はパルクコントローラ2に保存領域

指定装置 6 を付設した所にある。

次に本実施例の動作について説明する。CPU 5 の指令に基づきパルクコントローラ 2 は半導体メモリ 3 と主メモリの間のデータ転送を制御する。CPU 5 からの自動保存 (SAVE) 命令により、あるいはパルクコントローラ 2 に備えられた手動保存命令により、半導体メモリ 1 の記憶データをパルクコントローラ 2 を介して補助記憶装置 3 に格納保存する。この際、保存領域指定装置 6 は、補助記憶装置 3 のデータを保存すべきエリアの先頭番地を指定する機能を有しているため、パルクコントローラ 2 はこの保存領域指定装置 6 の状態を監視し、その指定に基づき補助記憶装置 3 の該当するエリアに半導体メモリ 1 の記憶データを格納保存する。この動作は計算機システムの電源喪失等とはかかわりなく行なわれる。

停電及び電源遮断時等の電源喪失時には、この電源喪失をパルクコントローラ 2 が検出し、オッテリ 4 をオンして動作状態とすると共に、保存領域指定装置 6 の指定先頭番地に基づいて補助記憶

一方、補助記憶装置 3 の保存データを半導体メモリ 1 へ復元 (RESTORE) する場合は、CPU 5 の復元命令により自動的に、あるいはパルクコントローラ 2 の手動操作による復元命令により手動的に、補助記憶装置 3 に保存されているデータがパルクコントローラ 2 を介して半導体メモリ 1 に復元される。この際、パルクコントローラ 2 は保存領域指定装置 6 の状態を監視してその指定先頭番地に基づき補助記憶装置 3 の対応する記憶エリアに格納されたデータが半導体メモリ 1 に復元される。

また、電源の復帰あるいは投入時では、パルクコントローラ 2 がこれを検出した後、パルクコントローラ 2 は、保存領域指定装置 6 の状態を監視してその指定する先頭番地に基づき、補助記憶装置 3 の対応する記憶エリアに格納されたデータを半導体メモリ 1 に復元する。第 4 図は補助記憶装置 3 の指定されたエリアから半導体メモリ 1 へデータが復元される状態を示している。

第 6 図は本実施例の復元動作を示したチャート

装置 3 の対応するエリアに半導体メモリ 1 の記憶データを格納保存する。第 4 図は上記保存領域指定装置 6 の動きを示すもので、半導体メモリ 1 の記憶データが補助記憶装置 3 の記憶エリア a-1 ～a-n の中の指定されたエリアに格納保存される。

第 5 図は本実施例の保存動作を示したチャート図である。10 で計算機システムの停電、電源遮断による電源喪失をパルクコントローラ 2 が検出するとオッテリ 4 をオンすると共に、保存領域指定装置 6 の指令先頭番地に基づいて、12 で半導体メモリ 1 の記憶データを補助記憶装置 3 の該当エリアに格納する。また、CPU 5 の保存命令によって自動的にパルクコントローラ 2 が作動して同様の手順に従って半導体メモリ 1 の記憶データを補助記憶装置 3 に保存する。更に 11 で、パルクコントローラ 2 に備えられた図示されない手動スイッチを操作して、保存命令をパルクコントローラ 2 に与え、手動で上記保存動作を行なうこともできる。

図である。10 で計算機システムの電源の復帰あるいは投入をパルクコントローラ 2 が検出すると、パルクコントローラ 2 は保存領域指定装置 6 の指定先頭番地に基づいて、12 で補助記憶装置 3 の該当エリアに格納されているデータを半導体メモリ 1 に復元する。また、CPU 5 の復元命令によって自動的にパルクコントローラ 2 が作動して同様の手順に従って補助記憶装置 3 の保存データが半導体メモリ 1 へ復元される。更に、11 でパルクコントローラ 2 に備えられた手動スイッチを操作して復元命令をパルクコントローラ 2 に与え、手動で上記復元動作を行なうこともできる。

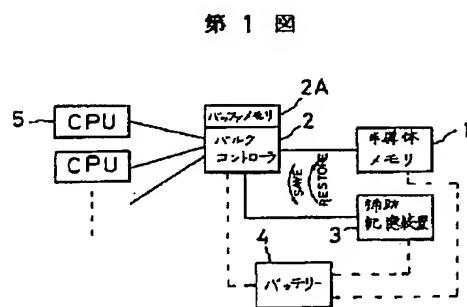
本実施例によれば、パルクコントローラ 2 に保存領域指定装置 6 を付設し、パルクコントローラ 2 が半導体メモリ 1 の記憶データを補助記憶装置 3 に保存する際に、この保存領域指定装置 6 によって指定された先頭番地に該当する補助記憶装置 3 の記憶エリアに半導体メモリ 1 のデータを保存することができるため、半導体メモリ 1 に記憶されている複数の異なる時点のデータを補助記憶裝

置 3 の異なる記憶エリアにそれぞれ格納することができ、1 個の補助記憶装置 3 に複数の異なる時点のデータを保存することができ、データの多重処理を可能とすることができます。また、自動及び手動による半導体メモリ 1 の記憶データの保存並びに自動及び手動による半導体メモリ 1 へのデータの復元を行なうことができる。従って、ディスク系の外部記憶装置が持つメカニカルロス時間の全くない高速度且つ高信頼性の半導体メモリ 1 の利点を十分に活かし、計算機システム全体の高速化及び高信頼性を実現することができる。

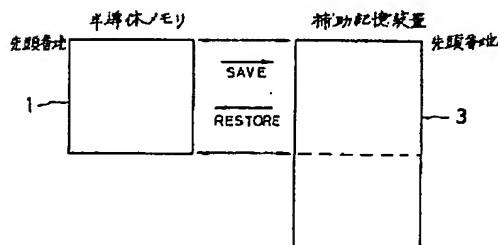
〔発明の効果〕

以上記述した如く本発明の半導体外部記憶装置のバックアップ装置によれば、半導体外部記憶装置の記憶データを補助記憶装置の任意の記憶エリアに格納保存することにより、半導体外部記憶装置に記憶されている複数の異なる時点のデータを1 個の記憶装置に退避させて保存し得る効果がある。

4. 図面の簡単な説明



第 2 図

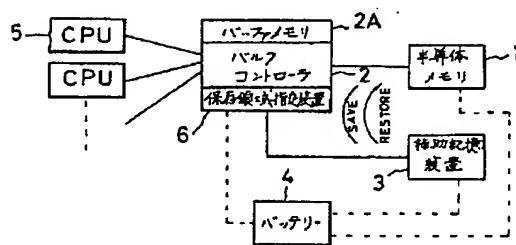


第 1 図は従来の半導体外部記憶装置のバックアップ装置の一例を示す構成図、第 2 図は従来の半導体メモリと補助記憶装置との間のデータの保存、復元方式を示す説明図、第 3 図は本発明の半導体外部記憶装置のバックアップ装置の一実施例を示す構成図、第 4 図は本実施例の半導体メモリと補助記憶装置との間のデータの保存、復元方式を示す説明図、第 5 図は本実施例の保存動作を示すチャート図、第 6 図は本実施例の復元動作を示すチャート図である。

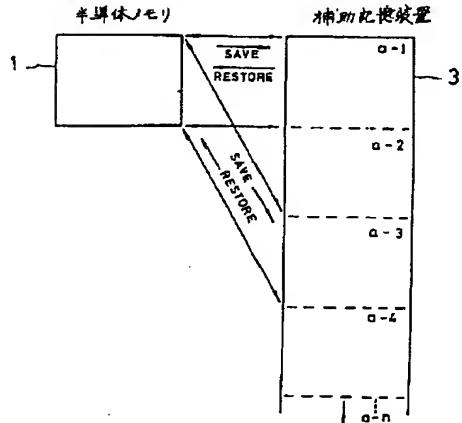
1 … 半導体メモリ 2 … パルクコントローラ
3 … 補助記憶装置 4 … バッテリ 5 … CPU
6 … 保存領域指定装置。

代理人弁理士 則 近 慎 佑
(ほか 1 名)

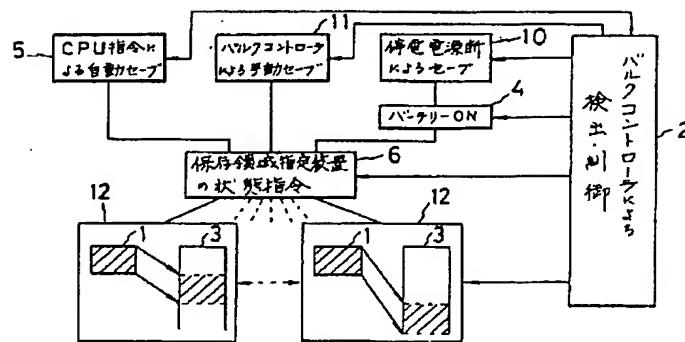
第 3 図



第 4 図



第5図



第6図

